

PAT-NO: JP362274729A
DOCUMENT-IDENTIFIER: JP 62274729 A
TITLE: MANUFACTURE OF SEMICONDUCTOR DEVICE
PUBN-DATE: November 28, 1987

INVENTOR-INFORMATION:
NAME
KATAMI, KAZUHIKO

ASSIGNEE-INFORMATION:
NAME SEIKO EPSON CORP COUNTRY
N/A

APPL-NO: JP61118457
APPL-DATE: May 23, 1986

INT-CL (IPC): H01L021/302, H01L021/88 , H01L021/94
US-CL-CURRENT: 148/DIG.43, 438/297

ABSTRACT:

PURPOSE: To obtain the contact hole having an ideal cross-sectional form by a method wherein an insulating films consisting of two layers of a silicon dioxide film and a silicon nitride film is formed using the silicon nitride film on the upper layer, and after isotropic etching has been performed thereon, anisotropic etching having excellent dimensional controllability with the lower layer of silicon nitride film is conducted.

CONSTITUTION: An SiO₂ film 105 and an Si₃N₄ film 106 are formed on the semiconductor substrate 101 whereon an MOS transistor is formed, and an insulating film of double-layer structure is completed. Then, a pattern is formed using a photoresist 107, and the Si₃N₄ film 106 is etched. In this case, isotropic etching is performed in order to obtain an inclined form, the SiN film is removed, and the etching operation is suspended when the SiO₂ film 5 is exposed. At this point, the SiO₂ film is changed into the state in which an etching

operation can
be performed, and the SiO₂ film 105 is etched continuously.
At this
time, as the etching is performed on the SiO₂ film in a
complete
anisotropic manner, the SiO₂ film 105 is formed into almost
vertical
shape, and lastly, the photoresist 107 is removed.

COPYRIGHT: (C)1987, JPO&Japio

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭62-274729

⑪ Int.Cl.⁴

H 01 L 21/302
21/88
21/94

識別記号

庁内整理番号

M-8223-5F
6708-5F
6708-5F

⑬ 公開 昭和62年(1987)11月28日

審査請求 未請求 発明の数 1 (全4頁)

⑭ 発明の名称 半導体装置の製造方法

⑮ 特 願 昭61-118457

⑯ 出 願 昭61(1986)5月23日

⑰ 発 明 者 形 見 和 彦 諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

⑱ 出 願 人 セイコーエプソン株式 東京都新宿区西新宿2丁目4番1号
会社

⑲ 代 理 人 弁理士 最 上 務 外1名

明 細 書

1. 発明の名称

半導体装置の製造方法

2. 特許請求の範囲

トランジスタ、ダイオード、抵抗などの素子を形成した半導体基板上に、第一の絶縁膜として二酸化ケイ素膜を形成する工程、前記二酸化ケイ素膜上に、第二の絶縁膜として窒化ケイ素膜を形成する工程、前記窒化ケイ素膜上にフォトリソによる開孔パターンを形成する工程、前記フォトリソをマスクとして、前記窒化ケイ素膜を等方的にエッチングする工程、および引き続き前記フォトリソをマスクとして、二酸化ケイ素膜を異方的にエッチングする工程を有することを特徴とする半導体装置の製造方法。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、半導体装置の製造方法に関する。

(従来の技術)

従来の半導体装置の製造方法をMOSトランジスタを例として示すと以下のとおりであった。すなわち、2-(A)図のようなソース、ドレイン202およびゲート204より成るMOSトランジスタを形成した半導体基板201上に2-(B)図のように絶縁膜として二酸化ケイ素膜(以下SiO₂膜と略記)205を形成した後、2-(C)図のようにフォトリソ207により開孔パターンを形成する。次に2-(D)図のように前記フォトリソ207をマスクとし、前記SiO₂膜をエッチングした後に、2-(E)図のようにフォトリソ207を除去することにより、MOSトランジスタのソース、ドレイン202部分に導通をとるためのコンタクト孔を形成していた。

(発明が解決しようとする問題点)

しかし、従来の技術において、2-(D)図に示すとおり、前記SiO₂膜205のエッチング

をドライエッチングによって行なった場合、エッチングは深さ方向にのみ進行し、横方向にはほとんど進まないため、コンタクト孔の形状は2-(E)図に示す如く垂直となってしまう、コンタクト孔を介してソースあるいはドレイン102と他の素子との接続を金属配線により行なおうとする場合に、コンタクト孔部分で金属配線が断線してしまうことがあった。

本発明は、このような従来の半導体装置の製造方法における問題点を解決するもので、その目的とするところは、容易に理想的な傾斜形状を有するコンタクト孔を形成することにより金属配線の断線を防止し、より安定した信頼性の高い半導体装置の製造方法を提供することにある。

(問題点を解決するための手段)

本発明の半導体装置の製造方法は、トランジスタ、ダイオード、抵抗などの素子を形成した半導体基板上に、第一の絶縁膜として二酸化ケイ素膜を形成する工程、前記二酸化ケイ素膜上に、第二の絶縁膜として窒化ケイ素膜を形成する工程、前

に半導体基板101上にMOSトランジスタが形成されており、102はソース、ドレイン、103はゲート膜化膜、104はゲート電極である。

以下、絶縁膜および、コンタクトホール形成の方法について詳細に述べていく。

1-(B)図のように、MOSトランジスタがすでに形成されている半導体基板10上に、第一の絶縁膜としてSiO₂膜105を形成した後、1-(C)図に示す如く、前記SiO₂膜105の上に第2の絶縁膜として直接窒化ケイ素膜(以下Si₃N₄膜と略記)を形成し、2層構造の絶縁膜を完成させる。

次に、1-(D)図に示すように、フォトリソスト107によりパターン形成を行なう。

次に、1-(E)図に示すように、フォトリソスト107をマスクとして、Si₃N₄膜106のエッチングを行なう。このエッチングの際に、ドライエッチング法によりエッチングを行なうと、エッチング条件により、完全異方性のエッチング、すなわち、コンタクトホール形状が垂直となる

記窒化ケイ素膜上にフォトリソストによる開孔パターンを形成する工程、前記フォトリソストをマスクとして、前記窒化ケイ素膜を等方的にエッチングする工程、および、引き続き前記フォトリソストをマスクとして、二酸化ケイ素膜を異方的にエッチングする工程を有することを特徴とする。

(作用)

本発明の上記構成によれば、絶縁膜2層構造、すなわち、第一の絶縁膜として二酸化ケイ素膜、第二の絶縁膜として窒化ケイ素膜を形成することにより、窒化ケイ素膜は容易に等方性のエッチングができるため、傾斜を有するコンタクトホールが容易に形成でき、コンタクトホール部分での金属配線の断線を大幅に減少することができる。

(実施例)

1-(A)図~1-(G)図は、本発明の実施例における半導体装置の製造工程に従う断面図であってMOSトランジスタ上の絶縁膜およびコンタクトホール形成を例として示した。

本発明の実施例では、最初1-(A)図のよう

ようにすることも可能であるが、この場合、傾斜を有する形状を得るために、等方性エッチングを行ない、Si₃N₄膜が除去され、SiO₂膜105が露出したときにエッチングを中断する。ここで今度は、SiO₂膜をエッチングする条件に変更し、引き続きSiO₂膜105をエッチングすると1-(F)図に示すようになる。このとき、SiO₂膜のエッチングは完全異方性で行なわれるため、SiO₂膜105部分での形状はほぼ垂直となる。最後に、フォトリソスト107を除去することにより、1-(G)図の断面構造を得る。

(発明の効果)

以上述べたように、本発明によれば二酸化ケイ素膜と窒化ケイ素膜の2層より成る絶縁膜を形成し、しかも上層部に等方性エッチングの容易な窒化ケイ素膜を用い、これを等方性エッチングした後、下層の二酸化ケイ素膜と寸法制御性の良い異方性のエッチングによりエッチングすることにより、寸法制御性がよくしかも理想的な断面形状を有するコンタクトホールが得られ、このことによ

りさらに上層に金属配線を行なおうとする場合の金属配線が断線する確率を極端に減少させることができる。

さらにまた、従来の二酸化ケイ素膜1層の絶縁膜を使った場合と比べて、窒化ケイ素膜を併用しているために、素子に悪影響をおよぼす、不純物イオンの阻止能力が向上するため、半導体装置の信頼性も大きく向上している。

4. 図面の簡単な説明

第1図(A)～(G)は、本発明の実施例による半導体装置の製造工程断面図である。

第2図(A)～(E)は、従来の半導体装置の製造工程断面図である。

101、201……半導体基板

102、202……ソース、ドレイン

103、203……ゲート膜

104、204……ゲート電極

105、205……二酸化ケイ素膜

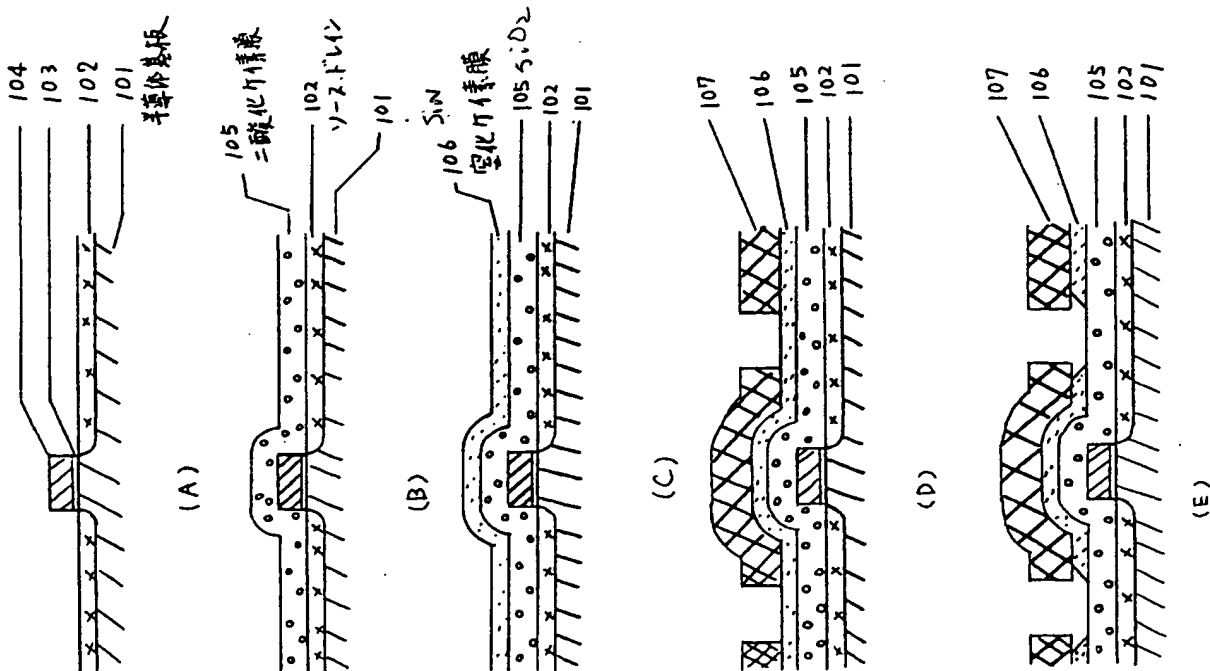
106……窒化ケイ素膜

107、207……フォトリソ

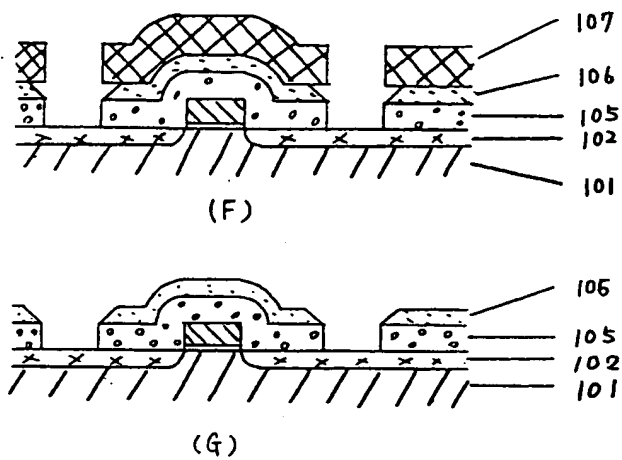
以 上

出願人 セイコーエプソン株式会社

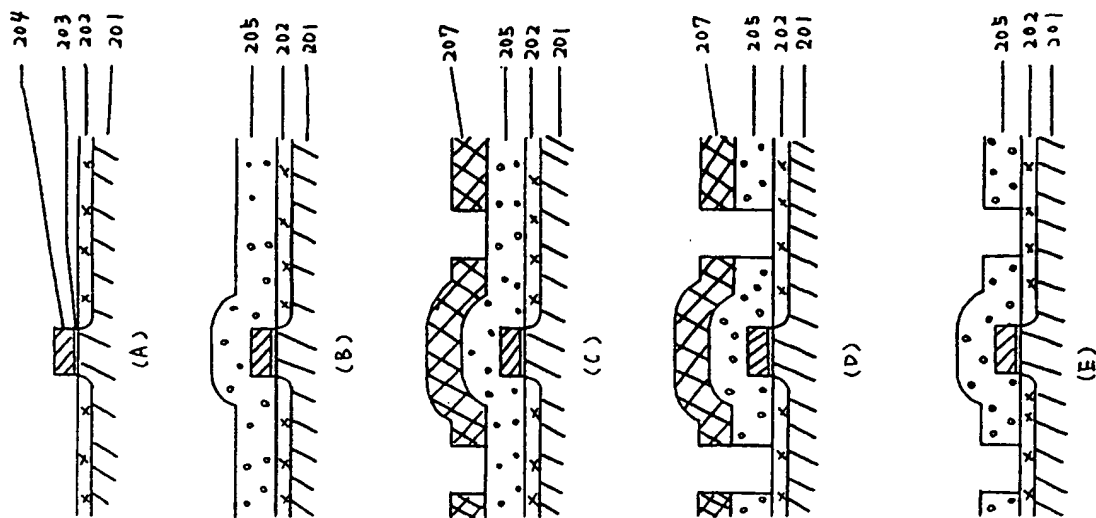
代理人 弁理士 最 上 務 他1名



第1図



第 1 図



第 2 図